

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«Национальный исследовательский ядерный университет «МИФИ»
Саровский физико-технический институт -
филиал федерального государственного автономного образовательного учреждения высшего
образования «Национальный исследовательский ядерный университет «МИФИ»
(СарФТИ НИЯУ МИФИ)

ФАКУЛЬТЕТ ИНФОРМАЦИОННЫХ ТЕХНОЛОГИЙ И ЭЛЕКТРОНИКИ

Кафедра «Общетехнических дисциплин и электроники»

УТВЕРЖДАЮ

Декан ФИТЭ, к.ф.-м.н., доцент

_____ **В.С. Холушкин**

«___» _____ **2022 г.**

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ

Электротехника, электроника и схемотехника.

Электроника и схемотехника

наименование дисциплины

Направление подготовки (специальность)	<u>09.03.01 Информатика и вычислительная техника</u>
Наименование образовательной программы	<u>Программное и аппаратное обеспечение высокопроизводительных вычислительных систем и сетей</u>
Квалификация (степень) выпускника	<u>бакалавр</u>
Форма обучения	<u>очная</u>
Программа одобрена на заседании кафедры	<u>Зав. кафедрой ОТДиЭ</u>
	<u>к.ф.-м.н., доцент</u>
<u>протокол №</u> от _____ <u>20</u> г.	_____ <u>Ю.В. Батьков</u>
	«___» _____ <u>2022 г.</u>

г. Саров, 2022 г.

Программа переутверждена на 202____/202____ учебный год с изменениями в соответствии с семестровыми учебными планами академических групп ФТФ, ФИТЭ на 202____/202____ учебный год.

Заведующий кафедрой ОТДиЭ, к.ф-м.н., доцент

Ю.В. Батьков

Программа переутверждена на 202____/202____ учебный год с изменениями в соответствии с семестровыми учебными планами академических групп ФТФ, ФИТЭ на 202____/202____ учебный год.

Заведующий кафедрой ОТДиЭ, к.ф-м.н., доцент

Ю.В. Батьков

Программа переутверждена на 202____/202____ учебный год с изменениями в соответствии с семестровыми учебными планами академических групп ФТФ, ФИТЭ на 202____/202____ учебный год.

Заведующий кафедрой ОТДиЭ, к.ф-м.н., доцент

Ю.В. Батьков

Программа переутверждена на 202____/202____ учебный год с изменениями в соответствии с семестровыми учебными планами академических групп ФТФ, ФИТЭ на 202____/202____ учебный год.

Заведующий кафедрой ОТДиЭ, к.ф-м.н., доцент

Ю.В. Батьков

Семестр	В форме практической подготовки	Трудоемкость, кред.	Общий объем курса, час.	Лекции, час.	Практич. занятия, час.	Лаборат. работы, час.	СРС, час.	КР/ КЭ	Форма(ы) контроля, экс./зач./ЗсО/	Интерактивные часы
5	32	3	108	32	16	16	44	-	Зач	6
6	32	4	144	32	16	16	44	-	Э 36	6
ИТОГО	64	7	252	64	32	32	88	-	36	12

АННОТАЦИЯ

Курс «Электротехника, электроника и схемотехника. Электроника и схемотехника» посвящен основам электронной техники, физики полупроводников. Рассматриваются как первичные полупроводниковые приборы – диоды, транзисторы, варикапы, стабилитроны, так и серийно выпускаемые узлы цифровой электронной техники.

В курсе рассматриваются также структура и функционирование базовых ячеек ТТЛ, ТТЛШ, КМОП и БиКМОП. Кроме того, студенты знакомятся с основными блоками и основными их функционирования и применения.

1. ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ УЧЕБНОЙ ДИСЦИПЛИНЫ

Целью изучения дисциплины «Электротехника, электроника и схемотехника. Электроника и схемотехника» является: подготовка студентов по специальности «Информатика и вычислительная техника» в области основ построения цифровой радиоэлектронной аппаратуры, используемой в измерительных, управляющих и других сложных информационных системах. Это достигается обучением студентов принципам работы элементной базы электроники, методам анализа и синтеза электронных устройств в системах обработки информации.

Задача курса «Электротехника, электроника и схемотехника. Электроника и схемотехника» - сформировать необходимый минимум специальных теоретических и практических знаний, которые обеспечили бы возможность понимать и анализировать процессы в электронных цепях систем обработки информации.

2. МЕСТО УЧЕБНОЙ ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО

Индекс дисциплины: Б1.О.08.02

Данная учебная дисциплина входит в образовательный модуль «ОПД цикл общепрофессиональных дисциплин» по направлению подготовки ВПО 09.03.01 «Информатика и вычислительная техника». Для изучения дисциплины необходимы компетенции, сформированные у обучающихся в результате освоения дисциплин ООП подготовки специалиста по направлению 09.03.01 «Информатика и вычислительная техника»:

- ✓ Математика, физика, электротехника.
- ✓ Курс базируется на ранее прочитанных дисциплинах:
- ✓ «Дискретная математика»,

Курс служит базой для дисциплин:

- ✓ «УИРС»
- ✓ «ЭВМ и периферийные устройства»

3. ФОРМИРУЕМЫЕ КОМПЕТЕНЦИИ И ПЛАНИРУЕМЫЕ РЕЗУЛЬТАТЫ ОБУЧЕНИЯ

Ожидается, что в результате освоения дисциплины студент приобретет следующие компетенции:

Общепрофессиональные компетенции (ОПК)

Код и наименование компетенции	Код и наименование индикатора достижения компетенции
ОПК-1 Способен применять естественнонаучные и общеинженерные знания, методы математического анализа и моделирования, теоретического и экспериментального исследования в профессиональной деятельности	З-ОПК-1 Знать: основы математики, физики, вычислительной техники и программирования У-ОПК-1 Уметь: решать стандартные профессиональные задачи с применением естественнонаучных и общеинженерных знаний, методов математического анализа и моделирования В-ОПК-1 Владеть: навыками теоретического и экспериментального исследования объектов профессиональной деятельности
ОПК-7 Способен участвовать в настройке и наладке программно-аппаратных комплексов	З-ОПК-7 Знать: методы настройки, наладки программно-аппаратных комплексов У-ОПК-7 Уметь: анализировать техническую документацию, производить настройку, наладку и тестирование программно-аппаратных комплексов В-ОПК-7 Владеть: навыками проверки работоспособности программно-аппаратных комплексов

4. СТРУКТУРА И СОДЕРЖАНИЕ УЧЕБНОЙ ДИСЦИПЛИНЫ*

№ п/п	Наименование раздела /темы дисциплины	№ недели	Виды учебной работы					Текущий контроль (форма)*	Максимальный балл (см. п. 5.3)
			Лекции	Практ. занятия/ семинары	Лаб. работы	СРС			
			64	32	32	88			
Семестр 5									
Раздел 1. Основы электроники									
1.1	Полупроводники. Р-п – переход. Идеальный диод	1	2		2	5	УО		
1.2	Приборы с 1 р-п переходом. Диоды, стабилитроны, варисторы.	2-3	2	2		4	УО	5	
1.3	Приборы с 2 р-п переходами. Биполярный транзистор, схемы ОБ, ОЭ, ОК. Основные свойства	4-5	4	2	2	5	УО	5	
1.4	Полевые транзисторы. Основные свойства и характеристики.	6	2	2	2	5	УО		
1.5	Базовая ячейка ТТЛ. Варианты, основные характеристики, ТТЛШ - технология.	7	4	2	2	5	УО	5	
1.6	Базовая ячейка КМОП. Варианты, основные характеристики, БиКМОП – технология.	8	4	2	2	4	УО	5	
Рубежный контроль		8					УО	10	
Раздел 2. Основы цифровой схемотехники									
2.1	Комбинационные схемы. Основные методы синтеза.	9	2		2	4	УО		
2.2	Дешифраторы и мультиплексоры.	10-11	2		2	4	УО		
2.3	Комбинационные схемы на базе дешифраторов и мультиплексоров. Основные методы синтеза	12-13	4	2		5	УО		
2.4	Триггер. Основные понятия и виды, методика синтеза.	14	2	2		5	УО		
2.5	Счетчики. Синхронные и асинхронные, методика синтеза	15	2	2		5	УО	5	
2.6	Счетчики. Безвентильные счетчики, методика синтеза	16	2		2	4	УО	5	
Рубежный контроль		16					УО	10	
Промежуточная аттестация						Зачет	-	45	

№ п/п	Наименование раздела /темы дисциплины	№ недели	Виды учебной работы					Текущий контроль (форма)*	Максимальный балл (см. п. 5.3)
			Лекции	Практ. занятия/ семинары	Лаб. работы	СРС			
			64	32	32	88			
Посещаемость								5	
Итого:			32	16	16	44		100	
Семестр 6									
Раздел 3. Функциональная схема МПУ									
3.1	Виды устройств, которые могут быть использованы в качестве ядра системы	1-3	4	2	2	4	УО	5	
3.2	Понятие функциональной схемы микропроцессорного устройства (МПУ) и основные ее элементы	4-6	4	2	2	5	УО		
3.3	Расширенные адресные пространства	7-8	4	2	2	4	УО	5	
Рубежный контроль		8					УО	10	
Раздел 4. Структурная схема МПУ									
4.1	Структурная схема МПУ. Ее основные элементы.	9-10	4	2	2	4	УО		
4.2	Подсистема питания МПУ.	11-12	4	2	2	4	УО	5	
4.3	Память МПУ	13-14	4	2	2	4	УО	5	
4.4	Управляющий автомат. Методика синтеза.	15	4	2	2	4	УО	5	
4.5	Шины МПУ	16	4	2	2	4	УО	5	
Рубежный контроль		16					УО	10	
Промежуточная аттестация						Экзамен	36	45	
Посещаемость								5	
Итого:			32	16	16	44	36	100	

*Сокращение наименований форм текущего, рубежного и промежуточного контроля:

УО – устный опрос

4.2. Содержание дисциплины, структурированное по разделам (темам)

Лекционный курс

№	Наименование раздела /темы дисциплины	Содержание
Раздел 1. Основы электроники		
1.1	Полупроводники. Р-n – переход. Идеальный диод	<p>Качественные различия материалов с точки зрения электропроводности. Три группы материалов. Общая характеристика кристаллических структур. Кристаллы германия и кремния. Качественное объяснение электропроводности чистых и примесных полупроводников.</p> <p>Энергетические уровни изолированных атомов. Расщепление энергетических уровней в зоны. Деление материалов на изоляторы, полупроводники и металлы с точки зрения зонной теории.</p> <p>Электроны и дырки. Зонные диаграммы примесных полупроводников. Уровень Ферми. Положение уровня Ферми в п/п с различными типами проводимости.</p> <p>Понятие электронно-дырочного (р-n) перехода. Виды переходов. Качественное рассмотрение процесса образования пространственных зарядов и потенциального барьера образования пространственных зарядов и потенциального барьера в р-n переходах.</p> <p>Зонные диаграммы р-n перехода. Движение подвижных носителей через р-n переход. Распределение объемных зарядов, напряженности электрического поля и электрического потенциала в ступенчатом р-n переходе.</p>
1.2	Приборы с 1 р-n переходом. Диоды, стабилитроны, варисторы.	<p>Вольтамперная характеристика диода. Ток насыщения. Отличие реального диода от идеализированной модели при обратном смещении. Обратный ток реального диода и его составляющие. Температурная зависимость теплового тока.</p> <p>Ток утечки. Вид обратных ветвей в/а характеристик реальных диодов. Полевой пробой перехода. Лавинный пробой. Тепловой пробой. Переход полевого или лавинного пробоя в тепловой.</p> <p>Понятие барьерной емкости перехода. Зависимость барьерной емкости от величины обратного напряжения на диоде.</p> <p>Стабилитроны. Основные параметры. Области применения.</p> <p>Туннельные диоды. Физика работы туннельного диода. Основные параметры. Обращенные диоды. Диод Шотки.</p>
1.3	Приборы с 2 р-n переходами. Биполярный транзистор, схемы ОБ, ОЭ, ОК. Основные свойства	<p>Транзисторы. Основные процессы в транзисторах. Зонные диаграммы основных режимов работы транзистора. Семейства входных и выходных</p>

		<p>характеристик. Упрощение выражения для этих характеристик в активном режиме. Основные параметры триода. Коэффициент передачи эмиттерного тока и его переходная характеристика. Частотная характеристика коэффициента передачи эмиттерного тока.</p> <p>Сопротивление эмиттерного перехода. Сопротивление коллекторного перехода. Связь основных параметров транзистора. Емкости транзистора. Зависимость параметров от режима и температуры. Основные пути улучшения параметров транзисторов. Дрейфовые триоды. Структура и методы изготовления планарно-эпитаксиального транзистора. Основные процессы в дрейфовых приборах.</p>
1.4	Полевые транзисторы. Основные свойства и характеристики.	<p>Принцип работы полевого транзистора с р-п переходом. В/а характеристики и основные параметры.</p> <p>МОП - транзисторы. Принцип работы, основные характеристики и параметры.</p> <p>Разновидности полевых транзисторов: ВАХ, особенности применения, условно-графические изображения.</p>
1.5	Базовая ячейка ТТЛ. Варианты, основные характеристики, ТТЛШ - технология.	<p>Общая характеристика и принципы построения импульсных устройств. Импульсные сигналы и их основные параметры. Диодные и транзисторные ключи.</p> <p>Классификация цифровых устройств. Уровни схемотехнического представления ИМС. Основные параметры базового логического элемента (БЛЭ). Передаточные и переходные характеристики. Типы функциональных компонентов, их функции и варианты схемной реализации. ДТЛ - элементы, реализующие функцию «И-НЕ». ТТЛ-схемы «И-НЕ» с простым и сложным инверторами. Элементы «ИЛИ-НЕ». ТТЛ с открытым коллектором и тремя состояниями выхода.</p>
1.6	Базовая ячейка КМОП. Варианты, основные характеристики, БикМОП – технология.	<p>КМОП - транзисторная логика. БЛЭ КМОП – логики. Особенности применения ТТЛ и КМОП ИС. БикМОП технология. Сравнительная оценка логических элементов.</p>
Раздел 2. Основы цифровой схемотехники		
2.1	Комбинационные схемы. Основные методы синтеза.	<p>Способы цифрового представления информации. Коды. Этапы проектирования комбинационных узлов. Способы преобразования МДНФ для приведения в нужный базис.</p> <p>Преобразователи кодов (пример синтеза).</p>
2.2	Дешифраторы и мультиплексоры	<p>Шифраторы и дешифраторы. Области применения. Нарастивание разрядности дешифраторов. Мультиплексоры. Нарастивание разрядности мультиплексоров.</p>
2.3	Комбинационные схемы на базе дешифраторов и комбинационных схем произвольной логики.	<p>Применение дешифраторов для реализации комбинационных схем произвольной логики.</p>

	мультиплексоров. Основные методы синтеза	Применение мультиплексоров для реализации логических функций. Демультимплексоры. Сумматоры (одноразрядные и многоразрядные). Схемы сравнения. Схемы контроля четности.
2.4	Триггер. Основные понятия и виды, методика синтеза.	Структура и классификация триггеров, таблицы состояний и словари переходов ДБЯ и КБЯ. Структурные варианты триггеров. Общая методика схмотехнического проектирования триггеров. Методика проектирования MS- триггера. Основные параметры и классификация счетчиков.
2.5	Счетчики. Синхронные и асинхронные, методика синтеза	Методика проектирования синхронных и асинхронных счетчиков. Кольцевые счетчики.
2.6	Счетчики. Безвентильные счетчики, методика синтеза	Методика проектирования безвентильных счетчиков
Раздел 3. Функциональная схема МПУ		
3.1	Виды устройств, которые могут быть использованы в качестве ядра системы	Основные типы средств МПТ – МП, ОЭВМ, ЦСП, автомат, СнК – сходство, различие, особенности применения. RISC и CISC – ядра.
3.2	Понятие функциональной схемы микропроцессорного устройства (МПУ) и основные ее элементы	Понятие адресного пространства. Параллельные и совмещенные АП. Гарвардская и фон-неймановская архитектуры – функциональные и схмотехнические различия. Воздействие схмотехническими методами на функциональную схему.
3.3	Расширенные адресные пространства	Понятие расширенного адресного пространства и способы доступа к нему. Понятие диспетчера памяти. Метод регистровых пар и его современные реализации. Метод оконного доступа и вариант схмотехники диспетчера памяти для него.
Раздел 4. Структурная схема МПУ		
4.1	Структурная схема МПУ.	Структурная схема МПУ. Ее основные элементы. Основные элементы структурной схемы МПУ, их назначение. Основные требования к устройству управления и блоку питания МПУ.
4.2	Подсистема питания МПУ.	Схмотехника защитного устройства и сетевого фильтра. Особенности заземления и зануления, из них вытекающие. Сравнение пользовательских свойств трансформаторного блока питания и импульсного блока питания. Поведение БП в режимах ХХ и КЗ. Понятие гальванической развязки и конструктивные особенности ее реализации. Понятие развязывающего трансформатора и основные области его применения.
4.3	Память МПУ	Общее в структуре различных видов памяти. Понятие организации микросхемы памяти и полной ёмкости. Особенности графического изображения МС памяти. Различие в работе управляющих входов. Микросхемы масочного ПЗУ. Микросхемы однократно программируемого ПЗУ. Основные свойства и особенности применения. Микросхемы УФППЗУ и ЭППЗУ. Особенности

		<p>устройства и особенности применения. Микросхемы флеш ПЗУ и EEPROM. Основные свойства и особенности применения.</p> <p>Микросхемы статического ОЗУ, особенности строения и технологии. Схемотехника энергонезависимого ОЗУ.</p> <p>Микросхемы динамического ОЗУ, особенности строения и технологии. Проблема регенерации и возможные способы ее решения.</p> <p>Обзор современных технологий построения памяти МПУ – синхронное ОЗУ, технологии DDR, FRAM.</p>
4.4	Управляющий автомат. Методика синтеза	<p>Автомат Мура – как пересчетное устройство. Возможность использования автомата Миля в качестве управляющего ядра системы управления.</p> <p>Автомат – как блок микропрограммного управления микропроцессора.</p> <p>Методы синтеза простейшего автомата.</p> <p>Методы синтеза таблицы прошивки ПЗУ автомата по графу состояний синтезируемого устройства.</p> <p>Методы синтеза межшинных мостов на базе автомата.</p>
4.5	Шины МПУ	<p>Основные понятия и определения шин МПУ. Термины и обозначения, используемые при формализации шинных протоколов.</p> <p>Шины МПУ с точки зрения аппаратной реализации. Основные требования, предъявляемые к передатчикам с точки зрения быстродействия шины.</p> <p>Логическая организация шины МПУ – синхронные шины. Типовые протоколы чтения и записи.</p> <p>Логическая организация шины МПУ – асинхронные шины. Типовые протоколы чтения и записи. Протокол хендшейк.</p> <p>Демультимплексированные шины: протоколы чтения и записи с точки зрения совмещения передачи адреса и данных.</p> <p>Мультимплексированные шины: протоколы чтения и записи с точки зрения совмещения передачи адреса и данных. Варианты протоколов с коротким и длинным стробом адреса.</p> <p>Сравнение типовых протоколов синхронных и асинхронных параллельных шин.</p> <p>Влияние конкретного протокола на быстродействие шины.</p>

Практические/семинарские занятия

№	Наименование раздела /темы дисциплины	Содержание
1	Комбинационные схемы.	Основные методы синтеза.
2	Комбинационные схемы на базе дешифраторов и мультиплексоров.	Основные методы синтеза
3	Триггер. Основные понятия и виды, методика синтеза.	Основные методы синтеза
4	Счетчики. Синхронные и асинхронные, методика синтеза	Основные методы синтеза
5	Расширенные адресные пространства.	Методы связывания физического и логического адресов
6	Память МПУ	Основные методы синтеза
7	Управляющий автомат.	Основные методы синтеза автоматов по графу
8	Шины МПУ	Основные методы оценки быстродействия

Лабораторные занятия

№	Наименование раздела /темы дисциплины	Содержание
1	Комбинационные схемы.	Синтез схемы по индивидуальному заданию
2	Комбинационные схемы на базе дешифраторов и мультиплексоров.	Синтез схемы по индивидуальному заданию
3	Триггер. Основные понятия и виды, методика синтеза.	Синтез схемы по индивидуальному заданию
4	Счетчики. Синхронные и асинхронные, методика синтеза	Синтез схемы по индивидуальному заданию
5	Микропрограммная реализация команды	Синтез по индивидуальному заданию
6	Синтез управляющего автомата	Синтез по индивидуальному заданию
7	Исследование синхронной демultipлексированной шины	Анализ шины макета
8	Исследование синхронной multipлексированной шины	Анализ шины макета

4.3. Перечень учебно-методического обеспечения для самостоятельной работы студентов

1. Е. Угрюмов. Цифровая электроника.-СПб.:БХВ-Санкт-Петербург,2008.-528с.
2. Алексенко А.Г. и др. Микросхемотехника.-М.:ЮНИМЕДИАСТАЙЛ.2005г.
3. Степаненко И.П. Основы микроэлектроники.-М.: Сов.радио,2007 г.
4. В.К.Филиппов. Сборник описаний к лабораторным работам по курсу «Микроэлектроника».-Саров-МИФИ-4, 2007г.
5. ЭБС IPRbooks
6. Волович Г.И. Схемотехника аналоговых и аналого-цифровых устройств.-М.: Додека XXI, 2007.
7. А.Г. Алексенко Микросхемотехника.-М.: РиС,2006.

5. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Фонд оценочных средств по дисциплине обеспечивает проверку освоения планируемых результатов обучения (компетенций и их индикаторов) посредством мероприятий текущего, рубежного и промежуточного контроля по дисциплине.

5.1. Паспорт фонда оценочных средств по дисциплине

Связь между формируемыми компетенциями и формами контроля их освоения представлена в следующей таблице:

Раздел	Темы занятий	Компетенция	Индикаторы освоения	Текущий контроль, неделя
Семестр 5				
Раздел 1	Полупроводники. Р-п – переход. Идеальный диод	ОПК-1 ОПК-7	3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 1
	Приборы с 1 р-п переходом. Диоды, стабилитроны, варисторы.		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 2-3
	Приборы с 2 р-п переходами. Биполярный транзистор, схемы ОБ, ОЭ, ОК. Основные свойства		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 4-5
	Полевые транзисторы. Основные свойства и характеристики.		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 6

	Базовая ячейка ТТЛ. Варианты, основные характеристики, ТТЛШ - технология.		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 7
	Базовая ячейка КМОП. Варианты, основные характеристики, БиКМОП – технология.		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 8
Рубежный контроль		ОПК-1 ОПК-7	3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 8
Раздел 2	Комбинационные схемы. Основные методы синтеза.	ОПК-1 ОПК-7	3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 9
	Дешифраторы и мультиплексоры.		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 10-11
	Комбинационные схемы на базе дешифраторов и мультиплексоров. Основные методы синтеза		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 12-13
	Триггер. Основные понятия и виды, методика синтеза.		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 14
	Счетчики. Синхронные и асинхронные, методика синтеза		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 15
	Счетчики. Безвентильные счетчики, методика синтеза		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 16
Рубежный контроль		ОПК-1 ОПК-7	3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 16
Промежуточная аттестация		ОПК-1 ОПК-7	3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	Зачет
Семестр 6				
Раздел 3	Виды устройств, которые могут быть использованы в качестве ядра системы	ОПК-1 ОПК-7	3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 1-3
	Понятие функциональной схемы микропроцессорного устройства (МПУ) и основные ее элементы		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 4-6
	Расширенные адресные пространства		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 7-8
Рубежный контроль		ОПК-1 ОПК-7	3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 8
Раздел 4	Структурная схема МПУ. Ее основные элементы.	ОПК-1 ОПК-7	3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 9-10
	Подсистема питания МПУ.		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 11-12
	Память МПУ		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 13-14

	Управляющий автомат. Методика синтеза.		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 15
	Шины МПУ		3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 16
	Рубежный контроль	ОПК-1 ОПК-7	3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	УО 16
	Промежуточная аттестация	ОПК-1 ОПК-7	3-ОПК-1; У-ОПК-1; В-ОПК-1 3-ОПК-7; У-ОПК-7; В-ОПК-7	Экзамен

5.2. Примерные контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков (или) опыта деятельности, характеризующие этапы формирования компетенций в процессе освоения образовательной программы

5.2.1. Оценочные средства для текущего контроля

5.2.1.1. Примерные вопросы для устного опроса (УО)

1. Каково УГО диода?
2. Каково УГО варикапа?
3. Каково УГО стабилитрона?
4. Каково УГО р-п-р транзистора?
5. Каково УГО п-р-п транзистора?
6. Каково УГО полевого транзистора с изоляцией затвора р-п переходом и каналом р-типа?
7. Каково УГО полевого транзистора с изоляцией затвора р-п переходом и каналом п -типа?
8. Каково УГО полевого МОП транзистора с встроенным каналом п -типа?
9. Каково УГО д полевого МОП транзистора с встроенным каналом р -типа?
10. Каково УГО полевого МОП транзистора с индуцированным каналом п -типа?
11. Каково УГО д полевого МОП транзистора с индуцированным каналом р -типа?
12. Целесообразно ли использовать МП в качестве управляющего ядра микроволновой печи и почему?
13. Целесообразно ли использовать МК в качестве управляющего ядра микроволновой печи и почему?
14. Целесообразно ли использовать ЦСП в качестве управляющего ядра микроволновой печи и почему?
15. Целесообразно ли использовать СнК в качестве управляющего ядра микроволновой печи и почему?

5.2.2. Оценочные средства для рубежного контроля

5.2.2.1. Примерные вопросы для устного опроса (УО)

1. Каково УГО диода?
2. Каково УГО варикапа?
3. Каково УГО стабилитрона?
4. Каково УГО р-п-р транзистора?
5. Каково УГО п-р-п транзистора?
6. Каково УГО полевого транзистора с изоляцией затвора р-п переходом и каналом р-типа?
7. Каково УГО полевого транзистора с изоляцией затвора р-п переходом и каналом п -типа?
8. Каково УГО полевого МОП транзистора с встроенным каналом п -типа?
9. Каково УГО д полевого МОП транзистора с встроенным каналом р -типа?
10. Каково УГО полевого МОП транзистора с индуцированным каналом п -типа?
11. Каково УГО д полевого МОП транзистора с индуцированным каналом р -типа?
12. Целесообразно ли использовать МП в качестве управляющего ядра микроволновой печи и почему?
13. Целесообразно ли использовать МК в качестве управляющего ядра микроволновой печи и почему?
14. Целесообразно ли использовать ЦСП в качестве управляющего ядра микроволновой печи и почему?
15. Целесообразно ли использовать СнК в качестве управляющего ядра микроволновой печи и почему?

5.2.3. Оценочные средства для промежуточной аттестации

5.2.3.1 Примерные вопросы к зачету

1. Какое управляющее ядро уместнее выбрать для стиральной машины и почему?
2. Если процессор одной и той же командой читает ПД и ПП, то что можно сказать об его архитектуре и почему?
3. Если у графа, описывающего автомат, 12 вершин, то сколько битов обратной связи понадобится автомату и почему?
4. У микросхемы ПЗУ 12 адресных входов и 4 двунаправленных входов/выходов данных. Какова ее организация и почему?
5. Может ли микросхема масочного ПЗУ быть перепрограммирована разработчиком?
6. Какие сигналы выдает на шину блок питания?
7. При адресации через сегментный регистр [DS:BX] DS=12h, а BX=77h. Чему равен физический адрес адресуемой ячейки?

8. К чему сводится требование программной невидимости?
9. Какая из шин – последовательная или параллельная – быстрее при одинаковой аппаратной реализации?
10. Что означает термин «Активный уровень сигнала»?
11. Какое управляющее ядро уместнее выбрать для звуковой карты и почему?
12. Если процессор одной командой читает ПД, а другой - ПП, то что можно сказать об его архитектуре и почему?
13. Если у графа, описывающего автомат, 16 вершин, то сколько битов обратной связи понадобится автомату и почему?
14. У микросхемы ПЗУ 11 адресных входов и 8 двунаправленных входов/выходов данных. Какова ее организация и почему?
15. Может ли микросхема ППЗУ быть перепрограммирована разработчиком?
16. О чем говорит высокий уровень сигнала ПИТ?
17. При адресации через сегментный регистр [DS:BX] BX =12h, а физический адрес ячейки =72h. Что содержится в DS?
18. К чему сводится требование аппаратной невидимости?
19. Какая из шин – синхронная или асинхронная – быстрее при одинаковой аппаратной реализации?
20. Как кодируется активный уровень сигнала в его названии?
21. Какое управляющее ядро уместнее выбрать для измерительного прибора и почему?
22. Если процессор имеет четное число выводов для стробов чтения и записи, то что можно сказать об его архитектуре и почему?
23. Если у графа, описывающего автомат, 5 вершин, то сколько битов обратной связи понадобится автомату и почему?
24. У микросхемы ПЗУ 10 адресных входов и 2 двунаправленных входа/выхода данных. Какова ее организация и почему?
25. Может ли микросхема УППЗУ быть перепрограммирована разработчиком?
26. О чем говорит высокий уровень сигнала ПОСТ?
27. При адресации через сегментный регистр [DS:BX] DS=12h, а физический адрес ячейки =177h. Что содержится в BX?
28. К чему сводится требование полноты доступа?
29. Какая из шин – мультиплексированная или демультиплексированная – быстрее при одинаковой аппаратной реализации?
30. Для чего используются стробирующие сигналы?

5.2.3.2 Примерные вопросы к экзамену

1. Какое управляющее ядро уместнее выбрать для стиральной машины и почему?
2. Если процессор одной и той же командой читает ПД и ПП, то что можно сказать об его архитектуре и почему?
3. Если у графа, описывающего автомат, 12 вершин, то сколько битов обратной связи понадобится автомату и почему?
4. У микросхемы ПЗУ 12 адресных входов и 4 двунаправленных входов/выходов данных. Какова ее организация и почему?
5. Может ли микросхема масочного ПЗУ быть перепрограммирована разработчиком?
6. Какие сигналы выдает на шину блок питания?
7. При адресации через сегментный регистр [DS:BX] DS=12h, а BX=77h. Чему равен физический адрес адресуемой ячейки?
8. К чему сводится требование программной невидимости?
9. Какая из шин – последовательная или параллельная – быстрее при одинаковой аппаратной реализации?
10. Что означает термин «Активный уровень сигнала»?
11. Какое управляющее ядро уместнее выбрать для звуковой карты и почему?
12. Если процессор одной командой читает ПД, а другой - ПП, то что можно сказать об его архитектуре и почему?
13. Если у графа, описывающего автомат, 16 вершин, то сколько битов обратной связи понадобится автомату и почему?
14. У микросхемы ПЗУ 11 адресных входов и 8 двунаправленных входов/выходов данных. Какова ее организация и почему?
15. Может ли микросхема ППЗУ быть перепрограммирована разработчиком?
16. О чем говорит высокий уровень сигнала ПИТ?
17. При адресации через сегментный регистр [DS:BX] BX =12h, а физический адрес ячейки =72h. Что содержится в DS?
18. К чему сводится требование аппаратной невидимости?
19. Какая из шин – синхронная или асинхронная – быстрее при одинаковой аппаратной реализации?
20. Как кодируется активный уровень сигнала в его названии?
21. Какое управляющее ядро уместнее выбрать для измерительного прибора и почему?
22. Если процессор имеет четное число выводов для стробов чтения и записи, то что можно сказать об его архитектуре и почему?

23. Если у графа, описывающего автомат, 5 вершин, то сколько битов обратной связи понадобится автомату и почему?
24. У микросхемы ПЗУ 10 адресных входов и 2 двунаправленных входа/выхода данных. Какова ее организация и почему?
25. Может ли микросхема УФППЗУ быть перепрограммирована разработчиком?
26. О чем говорит высокий уровень сигнала ПОСТ?
27. При адресации через сегментный регистр [DS:BX] DS=12h, а физический адрес ячейки =177h. Что содержится в BX?
28. К чему сводится требование полноты доступа?
29. Какая из шин – мультиплексированная или демультиплексированная – быстрее при одинаковой аппаратной реализации?
30. Для чего используются стробирующие сигналы?

5.3. Шкалы оценки образовательных достижений

Рейтинговая оценка знаний является интегральным показателем качества теоретических и практических знаний и навыков студентов по дисциплине и складывается из оценок, полученных в ходе текущего контроля и промежуточной аттестации.

Результаты текущего контроля и промежуточной аттестации подводятся по шкале балльно-рейтинговой системы.

Шкала каждого контрольного мероприятия лежит в пределах от 0 до установленного максимального балла включительно. Итоговая аттестация по дисциплине оценивается по 100-балльной шкале и представляет собой сумму баллов, заработанных студентом при выполнении заданий в рамках текущего и промежуточного контроля.

Итоговая оценка выставляется в соответствии со следующей шкалой:

Сумма баллов	Оценка по 4-ех балльной шкале	Оценка ECTS	Требования к уровню освоению учебной дисциплины
90-100	5 – «отлично»	A	Оценка «отлично» выставляется студенту, если он глубоко и прочно усвоил программный материал, исчерпывающе, последовательно, четко и логически стройно его излагает, умеет тесно увязывать теорию с практикой, использует в ответе материал монографической литературы.
85-89	4 – «хорошо»	B	Оценка «хорошо» выставляется студенту, если он твёрдо знает
75-84		C	

70-74		D	материал, грамотно и по существу излагает его, не допуская существенных неточностей в ответе на вопрос.
65-69			Оценка «удовлетворительно»
60-64	3 – «удовлетворительно»	E	выставляется студенту, если он имеет знания только основного материала, но не усвоил его деталей, допускает неточности, недостаточно правильные формулировки, нарушения логической последовательности в изложении программного материала.
Ниже 60	2 – «неудовлетворительно»	F	Оценка «неудовлетворительно» выставляется студенту, который не знает значительной части программного материала, допускает существенные ошибки. Как правило, оценка «неудовлетворительно» ставится студентам, которые не могут продолжить обучение без дополнительных занятий по соответствующей дисциплине.

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ УЧЕБНОЙ ДИСЦИПЛИНЫ

ОСНОВНАЯ ЛИТЕРАТУРА:

1. Пухальский Г.И. и др. Цифровые устройства: Учебное пособие для втузов.-СПб.: Политехника, 2010.-885с.
2. Карлашук В.И. Электронная лаборатория на IBM PC. Программа Electronics Workbench и ее применение. – М.: Солон-Р, 2006.
3. Панфилов Д.И. Практикум на Electronics Workbench. Том 1, 2. – М.: ДОДЭКА, 2008.

ДОПОЛНИТЕЛЬНАЯ ЛИТЕРАТУРА:

1. Пухальский Г.И., Новосельцева Т.Я. Проектирование цифровых устройств + CD. Учебное пособие. -СПб.: Политехника, 2012.
2. Опадчий Ю.Ф. и др. Аналоговая и цифровая электроника (полный курс): Учебник для вузов.–М.: Горячая линия, Телеком, 2010.
3. Осинцев О.Н., Аналоговые усилители: Учебное пособие.-М.: МИРЭА,2009.
4. П. Хоровиц, У. Хилл. Искусство схемотехники.-М.: Мир,2003.

ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ:

1. Windows 2000, Electronics Workbench.

LMS И ИНТЕРНЕТ-РЕСУРСЫ:

1. Национальная платформа открытого образования

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ УЧЕБНОЙ ДИСЦИПЛИНЫ

В 5 семестре используется учебная лаборатория микропроцессорной техники, оборудованная комплектами ОАВТ и соответствующими измерительными приборами. Из расчета одно рабочее место на одного человека.

Компьютерный класс, оборудованный ПЭВМ класса Pentium-4 и установленным программным обеспечением: Windows 2000, Electronics Workbench. Из расчета одна ПЭВМ на одного человека.

В 6 семестре используется учебная лаборатория микропроцессорной техники, оборудованная модернизированными платами EB552 совместно с устройством коммутации и цифровым осциллографом, способным работать в режиме логического анализатора. Из расчета одно рабочее место на команду из двух человек.

8. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

В соответствии с требованиями ОС ВО по направлению подготовки 09.03.01 Информатика и вычислительная техника реализация компетентностного подхода предусматривает широкое использование в учебном процессе активных и интерактивных форм проведения занятий в сочетании с внеаудиторной работой с целью формирования и развития профессиональных навыков студентов.

В рамках учебного курса студенты работают с лекциями, рекомендованной литературой, выполняют практические и лабораторные работы, готовятся к зачету и к экзамену. В процессе подготовки студенты используют программные продукты, инструментальные среды, информационно-справочные системы, информационные источники, размещенные в сети Интернет (официальные сайты, веб-порталы, тематические форумы и телекоммуникации), электронные учебники и учебно-методические пособия.

По дисциплине «Электротехника, электроника и схемотехника. Электроника и схемотехника» в рабочем учебном плане предусмотрены интерактивные часы для проведения практических занятий и лабораторных работ. Для реализации интерактивных форм обучения используются учебно-методические материалы, разработанные сотрудниками кафедры «Общетехнических дисциплин и электроники».

9. МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ СТУДЕНТАМ ПО ОРГАНИЗАЦИИ ИЗУЧЕНИЯ ДИСЦИПЛИНЫ

Учебным планом на изучение дисциплины отводится два семестра. В конце пятого семестра предусмотрен зачет, в конце шестого - экзамен.

При преподавании дисциплины методически целесообразно в каждом разделе курса выделить наиболее важные моменты и акцентировать на них внимание обучаемых. Такие моменты отражены в изложенных выше пунктах, касающихся формируемых знаний студентов и их проверки.

Все основные понятия теории изложены в курсе «Электротехника, электроника и схемотехника. Электроника и схемотехника», поэтому необходимо активизировать остаточные знания студентов.

Проработку материала рекомендуется проводить не после каждого занятия, а по завершении темы. Это позволит связать воедино полученные знания и составить цельную картину изучаемой проблемы. Не следует стремиться к механическому запоминанию формулировок, приведенных положений, формул, определений и теорем.

Для понимания материала очень эффективным является самостоятельное выполнение заданий, рассматриваемых на занятиях, или подобных им.

Необходимо отметить особенности данного курса, указать, с основами каких предметов должен быть знаком студент к моменту изучения данной дисциплины, какими основными понятиями, методами и представлениями должен владеть студент, начиная изучение данной дисциплины.

Так как учебным планом предусмотрены практические и лабораторные работы, целесообразно акцентировать внимание студентов на необходимости дальнейшего использования полученных знаний при изучении последующих курсов.

При изучении дисциплины, особое внимание обратить на:

- ✓ Ключи на биполярных и КМДП транзисторах.
- ✓ Минимизация логических функций с представлением функций в различных функционально полных базисах.
- ✓ Синтез комбинационных схем на ИС произвольной логики.
- ✓ Синтез комбинационных схем на дешифраторах и мультиплексорах.
- ✓ Синтез MS-триггеров.
- ✓ Синтез синхронных и асинхронных счетчиков.
- ✓ Синтез безвентильных счетчиков.
- ✓ Формирователи длительности импульсов, генераторы импульсов.

Программа составлена в соответствии с требованиями ОС ВО НИЯУ МИФИ к обязательному минимуму содержания основной образовательной программы по направлению 09.03.01 Информатика и вычислительная техника.

Программу составил: старший преподаватель кафедры ОТДиЭ, к.т.н. В.В. Писецкий

Рецензент: зав. кафедрой ОТДиЭ, к.ф.-м.н., доцент Ю.В. Батьков