

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ

«Национальный исследовательский ядерный университет «МИФИ»

Саровский физико-технический институт -

филиал федерального государственного автономного образовательного учреждения высшего
образования «Национальный исследовательский ядерный университет «МИФИ»
(СарФТИ НИЯУ МИФИ)

ФАКУЛЬТЕТ ИНФОРМАЦИОННЫХ ТЕХНОЛОГИЙ И ЭЛЕКТРОНИКИ

Кафедра «Общетехнических дисциплин и электроники»

УТВЕРЖДАЮ

Декан ФИТЭ, к.ф.-м.н., доцент

_____ **В.С. Холушкин**

«___» _____ **2023 г.**

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ

Цифровая схемотехника

наименование дисциплины

Направление подготовки (специальность)	11.03.04 Электроника и нанoeлектроника
Наименование образовательной программы	Электронные приборы и устройства
Квалификация (степень) выпускника	бакалавр
Форма обучения	очная

Программа одобрена на заседании кафедры

Зав. кафедрой ОТДиЭ

к.ф.-м.н., доцент

_____ протокол № _____ от _____ 2023 г.

_____ Ю.В. Батьков

«___» _____ 2023г.

г. Саров, 2023г.

Программа переутверждена на 202____/202____учебный год с изменениями в соответствии с семестровыми учебными планами академических групп ФТФ, ФИТЭ на 202____/202____ учебный год.

Заведующий кафедрой ОТДиЭ, к.ф.-м.н., доцент

Ю.В. Батьков

Программа переутверждена на 202____/202____учебный год с изменениями в соответствии с семестровыми учебными планами академических групп ФТФ, ФИТЭ на 202____/202____ учебный год.

Заведующий кафедрой ОТДиЭ, к.ф.-м.н., доцент

Ю.В. Батьков

Программа переутверждена на 202____/202____учебный год с изменениями в соответствии с семестровыми учебными планами академических групп ФТФ, ФИТЭ на 202____/202____ учебный год.

Заведующий кафедрой ОТДиЭ, к.ф.-м.н., доцент

Ю.В. Батьков

Программа переутверждена на 202____/202____учебный год с изменениями в соответствии с семестровыми учебными планами академических групп ФТФ, ФИТЭ на 202____/202____ учебный год.

Заведующий кафедрой ОТДиЭ, к.ф.-м.н., доцент

Ю.В. Батьков

Семестр	В форме практической подготовки	Трудоемкость, кред.	Общий объем курса, час.	Лекции, час.	Практич. занятия, час.	Лаборат. работы, час.	СРС, час.	КР/ КП	Форма(ы) контроля, экз./зач./ЗСО/	Интерактивные часы
6	32	2	72	32	-	32	8	-	Зач	24
ИТОГО	32	2	72	32	-	32	8	-	Зач	24

АННОТАЦИЯ

Учебный курс направлен на проведение лекций и практических занятий по курсу «Цифровая схемотехника», в которой изучаются основные характеристики и параметры логических элементов, схемотехническая реализация базовых логических элементов, комбинационных и последовательностных схем, а также на приобретение практических навыков в разработке, моделировании и отладке с использованием современных методов и средств автоматизации проектирования.

1. ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ УЧЕБНОЙ ДИСЦИПЛИНЫ

Дисциплина «Цифровая схемотехника» – научно-техническое направление, занимающееся проектированием, созданием и отладкой (синтезом и анализом) электронных схем и цифровых устройств различного назначения. Данная дисциплина является одной из основных для изучения схемотехнического построения и проектирования электронно-вычислительных машин.

Цель изучения:

- изучить основные характеристики и параметры логических элементов, схемотехническую реализацию базовых логических элементов, комбинационных и последовательностных схем;
- научить будущих инженеров использовать навыки в разработке, моделировании и отладке цифровых устройств.

Студент должен знать и уметь пользоваться справочной и научно-технической литературой, должен уметь сформулировать задачу на проектирование, уметь разработать и отладить комбинационные и последовательностные схемы, а также провести анализ функционирования схемы с возможной последующей модернизацией.

В результате изучения курса студент должен обладать знаниями в области схемотехники, обладать навыками проектирования цифровых схем, обладать гибким инженерным мышлением для решения поставленных задач.

2. МЕСТО УЧЕБНОЙ ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО

Индекс дисциплины: Б1.О.14

Дисциплина «Цифровая схемотехника» относится к обязательной части рабочего учебного плана по направлению 11.03.04 «Электроника и нанoeлектроника», обеспечивающая подготовку специалистов инженерно-технических специальностей по схемотехнике.

Курс базируется на общенаучных и общетехнических дисциплинах. Наиболее широко используются. В программе наряду с традиционными задачами дисциплины нашли отражение новые проблемы, продиктованные запросами современной техники.

Для успешного освоения дисциплины «Цифровая схемотехника» необходимы компетенции, формируемые в результате освоения следующих дисциплин:

- математика;
- дискретная математика
- физика;
- физика твёрдого тела;
- вычислительная техника;
- информационная технология и др.

Изучение дисциплины «Цифровая схемотехника» необходимо для успешного освоения следующих дисциплин:

- микропроцессорные системы;
- программирование микроконтроллеров и др.

3. ФОРМИРУЕМЫЕ КОМПЕТЕНЦИИ И ПЛАНИРУЕМЫЕ РЕЗУЛЬТАТЫ ОБУЧЕНИЯ

Ожидается, что в результате освоения дисциплины студент приобретет следующие компетенции:

Общепрофессиональные компетенции (ОПК)

Код и наименование компетенции	Код и наименование индикатора достижения компетенции
ОПК-2 Способен самостоятельно проводить экспериментальные исследования и использовать основные приемы обработки и представления полученных данных	З-ОПК-2 Знание типовых методов физических измерений У-ОПК-2 Умение анализировать и обрабатывать данные физического эксперимента и представлять их в ясной и удобной форме. В-ОПК-2 Владение навыками обращения с типовыми приборами для электронно-физических и электротехнических измерений
ОПК-4 Способен понимать принципы работы современных информационных технологий и использовать их для решения задач профессиональной деятельности	З-ОПК-4 Знать принципы функционирования современных ЭВМ, операционных систем и основного программного обеспечения в объеме, необходимом для решения задач профессиональной деятельности в области электроники и нанoeлектроники У-ОПК-4 Уметь использовать современные программные инструменты, в том числе веб технологии и приложения для своевременного получения актуальной информации и выполнения прикладных задач в своей профессиональной области В-ОПК-4 Владеть современными средствами компьютерного моделирования, проектирования, верстки и визуализации данных в объеме, необходимом для успешного решения профессиональных задач в области электроники и нанoeлектроники

4. СТРУКТУРА И СОДЕРЖАНИЕ УЧЕБНОЙ ДИСЦИПЛИНЫ*

№ п/п	Наименование раздела /темы дисциплины	№ недели	Виды учебной работы					
			Лекции	Практ. занятия/ семинары	Лаб. работы	СРС	Текущий контроль (форма)*	Максимальный балл (см. п. 5.3)
			32	---	32	8		
Семестр 6								
1	Раздел 1. Базовые логические элементы							
1.1	Тема 1. Основные параметры и характеристики логических элементов. Быстродействие ЛЭ	1	2				УО	
1.2	Тема 2. Основные логические функции. Составление логических функций. Производные основных логических функций.	2, 3	2		4	2	УО	10
2	Раздел 2. Схемотехническая реализация основных логических функций							
2.1	Тема 1. Резистивно-транзисторная логика. Диодно-транзисторная логика. Транзисторно-транзисторная логика.	4, 5	2		4		УО	
2.2	Тема 2. Интегральная инжекционная логика. Эмиттерно-связанная логика.	6	2			2	УО	
2.3	Тема 3. п - канальная МОП – логика. Комплементарная МОП - логика (КМОП)	7	2			2	УО	10
Рубежный контроль		8	УО					10
3	Раздел 3. Типовые комбинационные устройства							
3.1	Тема 1. Преобразователи кодов.	9	2		4		УО	
3.2	Тема 2. Коммутаторы	9	2		4		УО	
3.3	Тема 3. Арифметические устройства.	10	2				УО	

№ п/п	Наименование раздела /темы дисциплины	№ недели	Виды учебной работы					Максимальный балл (см. п. 5.3)
			Лекции	Практ. занятия/ семинары	Лаб. работы	СРС	Текущий контроль (форма)*	
			32	---	32	8		
3.4	Тема 4. Постоянные запоминающие устройства. Программируемые логические матрицы.	11	4		4		УО	5
4	Раздел 4. Последовательностные схемы							
4.1	Тема 1. Триггеры	12	4		4		УО	
4.2	Тема 2. Регистры	13	2		4		УО	
4.3	Тема 3. Счетчики	14	4		4		УО	
4.4	Тема 4. Оперативные запоминающие устройства	15	2			2	УО	5
Рубежный контроль		16						УО 10
Промежуточная аттестация			Зачет				-	45
Посещаемость								5
Итого:			32	-	32	8	-	100

*Сокращение наименований форм текущего, рубежного и промежуточного контроля:

УО – устный опрос

4.2. Содержание дисциплины, структурированное по разделам (темам)

Лекционный курс

№	Наименование раздела / темы дисциплины	Содержание
1	Раздел 1. Базовые логические элементы	
1.1	Тема 1. Основные параметры и характеристики логических элементов. Быстродействие ЛЭ	Изучение основных параметров и характеристик логических элементов. Быстродействия ЛЭ.
1.2	Тема 2. Основные логические функции. Составление логических функций. Производные основных логических функций.	Изучение основных логических функций. Составление логических функций. Производные основных логических функций.
2	Раздел 2. Схемотехническая реализация основных логических функций	
2.1	Тема 1. Резистивно-транзисторная логика. Диодно-транзисторная логика. Транзисторно-транзисторная логика.	Изучение резистивно-транзисторной логики. Диодно-транзисторной логики. Транзисторно-транзисторной логики.
2.2	Тема 2. Интегральная инжекционная логика. Эмиттерно-связанная логика.	Изучение интегральной инжекционной логики. Эмиттерно-связанной логики.
2.3	Тема 3. n - канальная МОП – логика. Комплементарная МОП - логика (КМОП)	Изучение n - канальной МОП – логики. Комплементарной МОП - логики (КМОП)
3	Раздел 3. Типовые комбинационные устройства	
3.1	Тема 1. Преобразователи кодов.	Изучение преобразователей кодов.
3.2	Тема 2. Коммутаторы	Изучение коммутаторов
3.3	Тема 3. Арифметические устройства.	Изучение арифметических устройств.
3.4	Тема 4. Постоянные запоминающие устройства. Программируемые логические матрицы.	Изучение постоянных запоминающих устройств. Программируемых логических матриц.
4	Раздел 4. Последовательностные схемы	
4.1	Тема 1. Триггеры	Изучение триггеров.
4.2	Тема 2. Регистры	Изучение регистров.
4.3	Тема 3. Счетчики	Изучение счетчиков.
4.4	Тема 4. Оперативные запоминающие устройства	Изучение оперативных запоминающих устройств.

Лабораторные занятия

№	Наименование раздела / темы дисциплины	Содержание
1	Раздел 1. Базовые логические элементы	
1.1	Лабораторная работа №1 Тема 1. Основные параметры и характеристики логических элементов. Быстродействие ЛЭ Тема 2. Основные логические функции. Составление логических функций. Производные основных логических функций.	Основные параметры и характеристики логических элементов. Быстродействие ЛЭ Изучение основных характеристик логических элементов.
2	Раздел 2. Схемотехническая реализация основных логических функций	
2.1	Тема 1. Резистивно-транзисторная логика. Диодно-транзисторная логика. Транзисторно-транзисторная логика.	Изучение характеристик резистивно-транзисторной логики, диодно-транзисторной логики, транзисторно-транзисторной логики.
3	Раздел 3. Типовые комбинационные устройства	
3.1	Тема 1. Преобразователи кодов.	Преобразователи кодов. Изучение схемотехнического построения основных элементов комбинационных устройств: дешифраторов, шифраторов, преобразователей произвольного кода.
3.2	Тема 2. Коммутаторы.	Цифровые коммутаторы. Изучение схемотехнического построения основных элементов комбинационных устройств: мультиплексоров, демультиплексоров.
3.3	Тема 4. Постоянные запоминающие устройства. Программируемые логические матрицы.	Исследование возможностей применения ПЗУ для реализации произвольной функции алгебры логики.
4	Раздел 4. Последовательностные схемы	
4.1	Триггеры	Изучение свойств RS -, D-, T -, JK-триггеров.
4.2	Регистры	Синтез и анализ регистров памяти, сдвиговых регистров, генераторов псевдослучайных чисел на основе сдвиговых регистров.
4.3	Счетчики	Синтез счетных устройств с различным коэффициентом счета.

4.3. Перечень учебно-методического обеспечения для самостоятельной работы студентов

1. Э.В. Запонов, А.А. Мартынов, М.В. Марунин. Схемотехническое построение элементов электронно-вычислительных машин: Учебно-методическое пособие – Саров: ФГУП «РФЯЦ-ВНИИЭФ», 2015. – 108 с.
2. Электронный учебно-методический комплекс дисциплины «Цифровая схемотехника».

5. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Фонд оценочных средств по дисциплине обеспечивает проверку освоения планируемых результатов обучения (компетенций и их индикаторов) посредством мероприятий текущего, рубежного и промежуточного контроля по дисциплине.

5.1. Паспорт фонда оценочных средств по дисциплине

Связь между формируемыми компетенциями и формами контроля их освоения представлена в следующей таблице:

Раздел	Темы занятий	Компетенция	Индикаторы освоения	Текущий контроль, неделя
Семестр 6				
Раздел 1	Тема 1. Основные параметры и характеристики логических элементов. Быстродействие ЛЭ	ОПК-2 ОПК-4	3-ОПК-2; У-ОПК-2; В-ОПК-2 3-ОПК-4; У-ОПК-4; В-ОПК-4	УО 1
	Тема 2. Основные логические функции. Составление логических функций. Производные основных логических функций.			УО 2
Раздел 2	Тема 1. Резистивно-транзисторная логика. Диодно-транзисторная логика. Транзисторно-транзисторная логика.		3-ОПК-2; У-ОПК-2; В-ОПК-2 3-ОПК-4; У-ОПК-4; В-ОПК-4	УО 5
	Тема 2. Интегральная инжекционная логика. Эмиттерно-связанная логика.			УО 6
	Тема 3. n - канальная МОП – логика. Комплементарная МОП - логика (КМОП)			УО 7

Рубежный контроль		ОПК-2 ОПК-4	3-ОПК-2; У-ОПК-2; В-ОПК-2 3-ОПК-4; У-ОПК-4; В-ОПК-4	УО 8
Раздел 3	Тема 1. Преобразователи кодов.	ОПК-2 ОПК-4	3-ОПК-2; У-ОПК-2; В-ОПК-2 3-ОПК-4; У-ОПК-4; В-ОПК-4	УО 9
	Тема 2. Коммутаторы			УО 9
	Тема 3. Арифметические устройства.			УО 10
	Тема 4. Постоянные запоминающие устройства. Программируемые логические матрицы.			УО 11
Раздел 4	Тема 1. Триггеры		3-ОПК-2; У-ОПК-2; В-ОПК-2 3-ОПК-4; У-ОПК-4; В-ОПК-4	УО 12
	Тема 2. Регистры			УО 13
	Тема 3. Счетчики			УО 14
	Тема 4. Оперативные запоминающие устройства			УО 15
Рубежный контроль		ОПК-2 ОПК-4	3-ОПК-2; У-ОПК-2; В-ОПК-2 3-ОПК-4; У-ОПК-4; В-ОПК-4	УО 16
Промежуточная аттестация		ОПК-2 ОПК-4	3-ОПК-2; У-ОПК-2; В-ОПК-2 3-ОПК-4; У-ОПК-4; В-ОПК-4	Зачет

5.2. Примерные контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков (или) опыта деятельности, характеризующие этапы формирования компетенций в процессе освоения образовательной программы

5.2.1. Оценочные средства для текущего контроля

5.2.1.1. Примерные вопросы для устного опроса (УО)

1. Основные параметры и характеристики логических элементов.
2. Быстродействие ЛЭ.
3. Основные логические функции.
4. Диодно-транзисторная логика (ДТЛ).
5. Транзисторно-транзисторная логика (ТТЛ).
6. Интегральная инжекционная логика (И²Л).
7. Комплементарная МОП - логика (КМОП).
8. Преобразователи кодов. Дешифраторы.
9. Преобразователи кодов. Каскадное соединение дешифраторов.
10. Преобразователи кодов. Двухкаскадный координатный дешифратор.
11. Преобразователи кодов. Шифраторы.

12. Преобразователи кодов. Код Грея.
13. Коммутаторы. Мультиплексоры.
14. Коммутаторы. Демультимплексоры.
15. Арифметические устройства. Сумматоры. Сумматор с последовательным переносом.
16. Арифметические устройства. Цифровые компараторы.
17. Арифметические устройства. Контроль четности.
18. Постоянные запоминающие устройства (ПЗУ). Параметры ПЗУ.
19. Построение блоков памяти на БИС ПЗУ.
20. Применение ПЗУ для реализации произвольных логических функций.
21. Программируемые логические матрицы.
22. Последовательностные схемы. RS-триггер. D-триггер. JK-триггер.
23. Последовательностные схемы. Двухступенчатые триггеры.
24. Параллельные регистры. Регистровая память.
25. Сдвигающие регистры.
26. Асинхронные счетчики. Синхронные счетчики.
27. Интегральные счетчики.
28. Счетчики с различными коэффициентами пересчета.
29. Оперативные запоминающие устройства (ОЗУ).

5.2.2. Оценочные средства для рубежного контроля

5.2.2.1. Примерные вопросы для устного опроса (УО)

1. Основные параметры и характеристики логических элементов.
2. Быстродействие ЛЭ.
3. Основные логические функции.
4. Диодно-транзисторная логика (ДТЛ).
5. Транзисторно-транзисторная логика (ТТЛ).
6. Интегральная инжекционная логика (И²Л).
7. Комплементарная МОП - логика (КМОП).
8. Преобразователи кодов. Дешифраторы.
9. Преобразователи кодов. Каскадное соединение дешифраторов.
10. Преобразователи кодов. Двухкаскадный координатный дешифратор.
11. Преобразователи кодов. Шифраторы.
12. Преобразователи кодов. Код Грея.
13. Коммутаторы. Мультиплексоры.
14. Коммутаторы. Демультимплексоры.
15. Арифметические устройства. Сумматоры. Сумматор с последовательным переносом.

16. Арифметические устройства. Цифровые компараторы.
17. Арифметические устройства. Контроль четности.
18. Постоянные запоминающие устройства (ПЗУ). Параметры ПЗУ.
19. Построение блоков памяти на БИС ПЗУ.
20. Применение ПЗУ для реализации произвольных логических функций.
21. Программируемые логические матрицы.
22. Последовательностные схемы. RS-триггер. D-триггер. JK-триггер.
23. Последовательностные схемы. Двухступенчатые триггеры.
24. Параллельные регистры. Регистровая память.
25. Сдвигающие регистры.
26. Асинхронные счетчики. Синхронные счетчики.
27. Интегральные счетчики.
28. Счетчики с различными коэффициентами пересчета.
29. Оперативные запоминающие устройства (ОЗУ).

5.2.3. Оценочные средства для промежуточной аттестации

5.2.3.1. Примерные вопросы для зачета

1. Основные параметры и характеристики логических элементов.
2. Быстродействие ЛЭ.
3. Основные логические функции.
4. Диодно-транзисторная логика (ДТЛ).
5. Транзисторно-транзисторная логика (ТТЛ).
6. Интегральная инжекционная логика (И²Л).
7. Комплементарная МОП - логика (КМОП).
8. Преобразователи кодов. Дешифраторы.
9. Преобразователи кодов. Каскадное соединение дешифраторов.
10. Преобразователи кодов. Двухкаскадный координатный дешифратор.
11. Преобразователи кодов. Шифраторы.
12. Преобразователи кодов. Код Грея.
13. Коммутаторы. Мультиплексоры.
14. Коммутаторы. Демультимплексоры.
15. Арифметические устройства. Сумматоры. Сумматор с последовательным переносом.
16. Арифметические устройства. Цифровые компараторы.
17. Арифметические устройства. Контроль четности.
18. Постоянные запоминающие устройства (ПЗУ). Параметры ПЗУ.
19. Построение блоков памяти на БИС ПЗУ.

20. Применение ПЗУ для реализации произвольных логических функций.
21. Программируемые логические матрицы.
22. Последовательностные схемы. RS-триггер. D-триггер. JK-триггер.
23. Последовательностные схемы. Двухступенчатые триггеры.
24. Параллельные регистры. Регистровая память.
25. Сдвигающие регистры.
26. Асинхронные счетчики. Синхронные счетчики.
27. Интегральные счетчики.
28. Счетчики с различными коэффициентами пересчета.
29. Оперативные запоминающие устройства (ОЗУ).

5.3. Шкалы оценки образовательных достижений

Рейтинговая оценка знаний является интегральным показателем качества теоретических и практических знаний и навыков студентов по дисциплине и складывается из оценок, полученных в ходе текущего контроля и промежуточной аттестации.

Результаты текущего контроля и промежуточной аттестации подводятся по шкале балльно-рейтинговой системы.

Шкала каждого контрольного мероприятия лежит в пределах от 0 до установленного максимального балла включительно. Итоговая аттестация по дисциплине оценивается по 100-балльной шкале и представляет собой сумму баллов, заработанных студентом при выполнении заданий в рамках текущего и промежуточного контроля.

Итоговая оценка выставляется в соответствии со следующей шкалой:

Сумма баллов	Оценка по 4-ех балльной шкале	Оценка ECTS	Требования к уровню освоению учебной дисциплины
90-100	5 – «отлично»	A	Оценка «отлично» выставляется студенту, если он глубоко и прочно усвоил программный материал, исчерпывающе, последовательно, четко и логически стройно его излагает, умеет тесно увязывать теорию с практикой, использует в ответе материал монографической литературы.
85-89	4 – «хорошо»	B	Оценка «хорошо» выставляется студенту, если он твёрдо знает материал, грамотно и по существу излагает его, не допуская существенных неточностей в ответе на вопрос.
75-84		C	
70-74		D	
65-69	3 – «удовлетворительно»		Оценка «удовлетворительно»

60-64		Е	выставляется студенту, если он имеет знания только основного материала, но не усвоил его деталей, допускает неточности, недостаточно правильные формулировки, нарушения логической последовательности в изложении программного материала.
Ниже 60	2 – «неудовлетворительно»	Ф	Оценка «неудовлетворительно» выставляется студенту, который не знает значительной части программного материала, допускает существенные ошибки. Как правило, оценка «неудовлетворительно» ставится студентам, которые не могут продолжить обучение без дополнительных занятий по соответствующей дисциплине.

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ УЧЕБНОЙ ДИСЦИПЛИНЫ

ОСНОВНАЯ ЛИТЕРАТУРА:

1. Э.В. Запонов, А.А. Мартынов, М.В. Марунин. Схемотехническое построение элементов электронно-вычислительных машин: Учебно-методическое пособие – Саратов: ФГУП «РФЯЦ-ВНИИЭФ», 2015. – 108 с.
2. Е.П. Угрюмов. Цифровая схемотехника. Учебное пособие. Спб.: BHV-Санкт-Петербург, 2004. 782 с.: ил.
3. И.М. Мышляева. Цифровая схемотехника. Учебник. М.: Академия, 2005. 400 с.: ил.
4. Ю.Ф. Опадчий, О.П. Глудкин, А.И. Гуров. Аналоговая и цифровая электроника. Полный курс. Учебник для вузов. М.: Горячая линия Телеком, Радио и связь, 2005. 768 с.: ил.
5. Титце У., Шенк К. Полупроводниковая схемотехника: Справочное руководство. Пер. с нем. М.: Мир, 1982. 512 с.
6. В.Л. Шило. Популярные цифровые устройства: Справочник. М.: Радио и связь, 1987. 352 с.
7. Полупроводниковые БИС запоминающих устройств: Справочник/ Под ред. А.Ю. Гордонова и Ю.Н. Дьякова. М.: Радио и связь, 1987. 360 с.: ил.
8. Н.В. Воробьев, В.Д. Вернер «Элементная база и схемотехника средств сопряжения» - М., Высшая школа, 1984.
9. Р. Токхейм «Основы цифровой электроники» - М., Мир 1988.
10. Хоровиц П., Хилл У. Искусство схемотехники. Пер. с англ. 6-е изд. перераб. М.: Мир, 2001. 704 с.: ил.

ДОПОЛНИТЕЛЬНАЯ ЛИТЕРАТУРА:

1. Большие интегральные схемы запоминающих устройств: Справочник/ Под ред. А.Ю. Гордонова и Ю.Н. Дьякова. М.: Радио и связь, 1990. 288 с.: ил.

2. А.М. Юшин. Цифровые микросхемы для электронных устройств: Справочник. М.: Высшая школа, 1993. 176 с.: ил.
3. Логические ИС КР1533, КР1554: Справочник/ И.И. Петровский, А.В. Прибыльский, А.А. Троян, В.С. Чувелев: В 2-х ч. М.: «БИНOM», 1996.
4. С.А. Бирюков. Применение цифровых микросхем серий ТТЛ и КМОП. М.: ДМК, 1999. 240 с.: ил.

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ УЧЕБНОЙ ДИСЦИПЛИНЫ

Освоение дисциплины производится на базе учебной лаборатории кафедры в СарФТИ НИЯУ МИФИ (лаборатория № 218, корпус 3).

Лаборатория оснащена современным оборудованием, позволяющим проводить лабораторные занятия.

Выполнение лабораторных работ, а также самостоятельной работы студентов осуществляется на рабочих местах оснащенных макетами ЛР с соответствующим комплектом средств измерений и объектами исследований. Здесь же проводятся консультации по текущим вопросам.

Лаборатория оснащена лабораторными стендами для исследования цифровых логических элементов KL-300, а также компьютеризированными рабочими местами с программным обеспечением, позволяющим проводить моделирование электронных цифровых схем в среде Tina12.

8. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

При чтении лекционного материала используется электронное сопровождение курса: справочно-иллюстративный материал воспроизводится и озвучивается в аудитории с использованием проектора и переносного компьютера в реальном времени.

Лабораторный практикум проводится по расписанию в дисплейном классе одновременно для группы студентов, работающих в интерактивном режиме. Допустимо выполнение лабораторных работ в составе локальной сети кафедры или в удаленном режиме, используя Интернет.

По дисциплине «Цифровая схемотехника» в рабочем учебном плане предусмотрены интерактивные часы для проведения практических и лабораторных занятий.

9. МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ СТУДЕНТАМ ПО ОРГАНИЗАЦИИ ИЗУЧЕНИЯ ДИСЦИПЛИНЫ

Рекомендуемые формы организации самостоятельной работы:

1. Самостоятельная работа студентов с системами автоматизированного проектирования, поиском и анализом справочных данных на интернет ресурсах. Изучением обучающих программ, ориентированных на проработку наиболее сложных разделов курса, новых разделов, не нашедших своевременного освещения в учебной литературе, на изучение методики постановки и решения задач проектирования конкретных цифровых схем с использованием систем автоматизированного проектирования.
2. Самостоятельная работа с обучающими программами, ориентированными на подготовку к проведению лабораторных работ, практических занятий, самостоятельной работы под руководством преподавателя.
3. Проведение самостоятельной работы в аудитории или лаборатории в форме разработки и анализа цифровых схем с применением систем автоматизированного проектирования, изучения и применения методов и способов синтеза схем.

Все виды самостоятельной работы увязываются с графиком изучения соответствующих разделов при аудиторных занятиях, завершаются обязательным контролем со стороны преподавателя, результаты которого учитываются при подведении итогов работы студента за семестр, при сдаче зачёта по дисциплине

Программа составлена в соответствии с требованиями ОС ВО НИЯУ МИФИ к обязательному минимуму содержания основной образовательной программы по направлению 11.03.04 «Электроника и нанoeлектроника».

Программу составил: доцент кафедры, к.т.н.

М.В. Марунин

Рецензент: зав. кафедрой ОТДиЭ, к.ф.-м.н., доцент

Ю.В. Батьков